

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-217380

(43)Date of publication of application : 10.08.2001

(51)Int.Cl.

H01L 25/04
H01L 25/18
G06K 19/07
G06K 19/077

(21)Application number : 2000-032737

(71)Applicant : HITACHI LTD

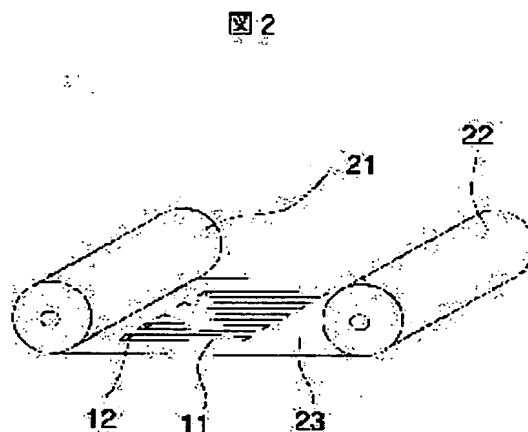
(22)Date of filing : 04.02.2000

(72)Inventor : USAMI MITSUO

(54) SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD**(57)Abstract:**

PROBLEM TO BE SOLVED: To provide a semiconductor device and its manufacturing method, especially a noncontact recognition device utilizing a thin semiconductor chip, and the structure and manufacturing method of a semiconductor device for producing efficiently.

SOLUTION: A semiconductor device is manufactured by applying adhesive resin previously to a thin chip 12 and connecting a thin chip 13 with the electrode on a film substrate 23 while clamping the symmetrically designed film substrate 23 having electrodes and provided with an antenna 11 vertically. Labor can be reduced and incidental facilities can be rationalized by performing connection under wafer state, winding the film substrate into rolls 21, 22 and then cutting the roll into individual chips.

**LEGAL STATUS**

[Date of request for examination]

15.07.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2001-217380

(P2001-217380A)

(43)公開日 平成13年8月10日(2001.8.10)

(51)Int.Cl.'	識別記号	F I	テマコード(参考)
H 0 1 L 25/04		H 0 1 L 25/04	Z 5 B 0 3 5
25/18		G 0 6 K 19/00	H
G 0 6 K 19/07			K
19/077			

審査請求 未請求 請求項の数10 O L (全 9 頁)

(21)出願番号 特願2000-32737(P2000-32737)

(22)出願日 平成12年2月4日(2000.2.4)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 宇佐美 光雄

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(74)代理人 100075096

弁理士 作田 康夫

Fターム(参考) 5B035 BA03 BB09 CA01 CA23

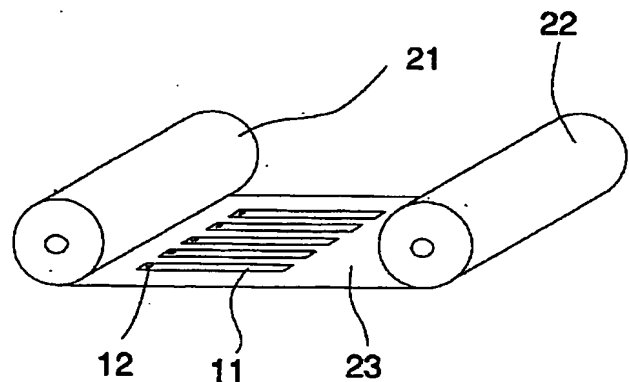
(54)【発明の名称】 半導体装置およびその製造方法

(57)【要約】 (修正有)

【課題】 半導体装置及びその製造方法に関し、特に薄型半導体チップを利用した非接触認識デバイスに関して、効率よく製造する為の半導体装置の構造及び製造方法を提供する事。

【解決手段】 あらかじめ薄型チップ12に接着樹脂を付着させておき、対称的に設計され且つアンテナ11が形成された電極付きフィルム基板23で上下をはさんで、薄型チップ12とフィルム基板23の電極を接続することにより、半導体装置を製造す。接続をウエハ状態で行いロール21、22状に巻き取った後個々のチップに切断する事により、工数の低減と付帯設備の合理化を図る事ができる。

図 2



【特許請求の範囲】

【請求項1】少なくとも半導体チップの表面端子に接続できる位置に設定されたパターンを持つ2つの導体によって当該の半導体チップを表面および裏面をはさむことを特徴とする半導体装置。

【請求項2】少なくとも半導体チップの表面端子に接続できる位置に設定されたパターンを持つ2つの導体によって当該の半導体チップを表面および裏面をはさむ半導体装置において当該の半導体チップは110ミクロン以下の厚さであることを特徴とする半導体装置。

【請求項3】少なくとも半導体チップの表面端子に接続できる位置に設定されたパターンを持つ2つの導体によって当該の半導体チップを表面および裏面をはさむ半導体装置において当該のパターンはアンテナであることを特徴とする半導体装置。

【請求項4】少なくとも半導体チップの表面端子に接続できる位置に設定されたパターンを持つ2つの導体によって当該の半導体チップを表面および裏面をはさむ半導体装置において当該の導体はフィルム基板に印刷されていることを特徴とする半導体装置。

【請求項5】少なくとも半導体チップの表面端子に接続できる位置に設定されたパターンを持つ2つの導体によって当該の半導体チップを表面および裏面をはさむ半導体装置において当該の導体はフィルム基板に印刷されていて、かつ当該のフィルム基板はロール状の形態に格納されることを特徴とする半導体装置。

【請求項6】少なくとも半導体チップの表面端子に接続できる位置に設定されたパターンを持つ2つの導体によって当該の半導体チップを表面および裏面をはさむとき、当該の半導体チップの表面にはあらかじめ異方導電性接着剤が付着していることを特徴とする半導体装置。

【請求項7】少なくとも半導体チップの表面端子に接続できる位置に設定されたパターンを持つ2つの導体によって当該の半導体チップを表面および裏面をはさむとき、当該の半導体チップの表面にはあらかじめ異方導電性接着剤が付着していて、当該の異方導電性接着剤は当該の半導体チップが半導体チップ状に分割される前に付着されることを特徴とする半導体装置。

【請求項8】少なくとも半導体チップの表面端子に接続できる位置に設定されたパターンを持つ2つの導体によって当該の半導体チップを表面および裏面をはさむ半導体装置において当該の導体はフィルム基板に印刷されていて、かつ当該のフィルム基板はロール状の形態に格納されていて、当該の半導体チップと当該の導体は切断分離して使用されることを特徴とする半導体装置。

【請求項9】ウェハ状態において、電極部にスクリーン印刷によって印刷された導電性ペーストを用いて、電極とアンテナを接続することを特徴とする半導体装置。

【請求項10】電極の表面に酸化膜を形成して、導電性ペーストでアンテナ接続して、当該のアンテナと当該の

電極の間のコンデンサを、倍圧整流回路の入力コンデンサとすることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体装置およびその製造方法に関し、特に薄型半導体チップを利用した非接触認識デバイスに関して、効率よく製造するための半導体装置の構造とその半導体装置の製造方法に関する。

【0002】

- 10 【従来の技術】薄型半導体チップを組み立てる従来例は特開平8-316194に示されている。これを図6を使用して説明する。図6の(a)は粘着層52を持つテープ53に半導体チップ54に接着剤45をつけた状態で貼り付けられていることを示す断面図である。図6の(b)は粘着層62をもつテープ63に図6の(a)の状態のものを引き伸ばして貼り付け紫外線61を照射している状態の工程の断面図を示している。図6の(c)は図6の(b)で半導体チップの転写が終了したシートをひっくり返して電極12があるフィルム基板23に半導体チップ54と電極12を位置合わせして加熱ヘッド
- 20 押し付けた状態を示す断面図である。図6の(d)は続けて半導体チップ上の接着剤45が溶けて電極12に接着された状態を示す断面図である。

【0003】

- 【発明が解決しようとする課題】薄型半導体チップの組み立てでは図6に示すように薄型チップのハンドリングと位置合わせのためにテープに付着された状態で行われるのが従来例であった。これは薄型半導体チップを分離すると、チップの表裏がばらばらとなり組み立て上困難となるためと、薄いためにチップ損傷による歩留まり低下が発生するためである。本発明では従来での工程低減と、付帯装置設備の低減を行うことを目的とする。

【0004】

【課題を解決するための手段】前記の課題を解決するための第1の手段は、少なくとも半導体チップの表面端子に接続できる位置に設定されたパターンを持つ2つの導体によって当該の半導体チップを表面および裏面をはさむことを特徴とする半導体装置とすることである。

- 40 【0005】前記の課題を解決するための第2の手段は、少なくとも半導体チップの表面端子に接続できる位置に設定されたパターンを持つ2つの導体によって当該の半導体チップを表面および裏面をはさむ半導体装置において当該の半導体チップは110ミクロン以下の薄型であることを特徴とする半導体装置とすることである。

- 【0006】前記の課題を解決するための第3の手段は、少なくとも半導体チップの表面端子に接続できる位置に設定されたパターンを持つ2つの導体によって当該の半導体チップを表面および裏面をはさむ半導体装置において当該のパターンはアンテナであることを特徴とする半導体装置とすることである。
- 50

【0007】前記の課題を解決するための第4の手段は、少なくとも半導体チップの表面端子に接続できる位置に設定されたパターンを持つ2つの導体によって当該の半導体チップを表面および裏面をはさむ半導体装置において当該の導体はフィルム基板に印刷されていることを特徴とする半導体装置とすることである。

【0008】前記の課題を解決するための第5の手段は、少なくとも半導体チップの表面端子に接続できる位置に設定されたパターンを持つ2つの導体によって当該の半導体チップを表面および裏面をはさむ半導体装置において当該の導体はフィルム基板に印刷されていて、かつ当該のフィルム基板はロール状の形態に格納されることを特徴とする半導体装置とすることである。

【0009】前記の課題を解決するための第6の手段は、少なくとも半導体チップの表面端子に接続できる位置に設定されたパターンを持つ2つの導体によって当該の半導体チップを表面および裏面をはさむとき、当該の半導体チップの表面にはあらかじめ異方導電性接着剤が付着していることを特徴とする半導体装置とすることである。

【0010】前記の課題を解決するための第7の手段は、少なくとも半導体チップの表面端子に接続できる位置に設定されたパターンを持つ2つの導体によって当該の半導体チップを表面および裏面をはさむとき、当該の半導体チップの表面にはあらかじめ異方導電性接着剤が付着していて、当該の異方導電性接着剤は当該の半導体チップが半導体チップ状に分割される前に付着されることを特徴とする半導体装置とすることである。

【0011】前記の課題を解決するための第8の手段は、少なくとも半導体チップの表面端子に接続できる位置に設定されたパターンを持つ2つの導体によって当該の半導体チップを表面および裏面をはさむ半導体装置において当該の導体はフィルム基板に印刷されていて、かつ当該のフィルム基板はロール状の形態に格納されていて、当該の半導体チップと当該の導体は切断分離して使用されることを特徴とする半導体装置とすることである。

【0012】前記の課題を解決するための第9の手段は、ウエハ状態において、電極部にスクリーン印刷によって印刷された導電性ペーストを用いて、電極とアンテナを接続することを特徴とする半導体装置とすることである。

【0013】前記の課題を解決するための第10の手段は、電極の表面に酸化膜を形成して、導電性ペーストでアンテナ接続して、当該のアンテナと当該の電極の間のコンデンサを、倍圧整流回路の入力コンデンサとすることを特徴とする半導体装置とすることである。

【0014】

【発明の実施の形態】(実施例1)図1は本発明の実施例を示している。アンテナ11が半導体チップ12に取り

付けられている状態を示している。本発明は薄型半導体チップを活用した認識デバイスの構造と製造方法に関するものである。認識デバイスとはバーコードのように対象物をデジタル情報により読み取りが可能なデバイスであって、繰り返し使用が可能なものである。この認識デバイスは半導体チップによって構成され、読み取り機により非接触に読み取られる。薄型チップであれば紙のような薄いものにも貼り付けたり内蔵することが可能となる。半導体チップの動作エネルギーは読み取り機からの放射電磁波によって与えられる。アンテナの形状は使用する周波数によって異なるがチップ上を含めてチップの端子と接続されて必要とされる部品である。アンテナはダイポール、モノポール、ループなど各種の形態が考えられる。紙状に封入されるときは、チップの厚さは110ミクロン以下に、またアンテナは印刷状または細いワイヤ状などの活用される。全体の厚さが薄ければ薄いほど曲げに強いデバイスとなるが、集中果汁に絶えられるようにするためにはメタルで補強したり、メタルを蒸着することが効果的である。また、チップサイズも小さくした方が経済的でありかつ機械的強度をますことが可能となる。アンテナは金属たとえばアルミやニッケルなど蒸着膜をエッチングしたものや、銀ペーストを印刷したものが用いられる。印刷はPET基板にスクリーン印刷したものなどが使用される。アンテナのサイズは読み取り機のエネルギーや通信距離によってさまざまな大きさをとることが可能である。比較的大きく、波長の整数分の1であれば2から3メートルの距離と通信することが可能となる。

【0015】(実施例2)図2は本発明の別の実施例を示している。この図ではインレットといわれる中間形態の実装状態を示している。第1のロール21と第2のロールがあって、PETなどの薄いフィルム基板23があって、あらかじめアンテナ11がスクリーン印刷やエッチングによって形成されていて、各アンテナに薄型チップが実装されて複数取り付けられており、これが認識デバイスとして機能する。この認識デバイスは完成された状態の厚さが薄いのでロール状にまきとることが可能となり、出荷するときはロール状で受け渡しが行われる。これは認識デバイスの用途がさまざまな分野で使用されるために、最終形態は使う側に近いところで決定されるため、中間完成状態で受け渡しをした方が利用されやすいことと、薄型チップやアンテナであると単体で存在すると損傷の問題や扱い法が困難であるためである。アンテナやチップの搭載法は各種考えられる。アンテナの向きはロールと直角や水平である選択が配慮される。フィルム基板はチップ片面であったり、チップを挟む形態であったりする。ロールのサイズも最大値は自由であるが、最小値はたとえば巻き取り径は半導体チップの厚さに依存する。半導体チップがアンテナに搭載されると直後または別の装置によって認識デバイスの電氣的、機械的試

験が行われて不良の認識デバイスはカットまたはマークされる。アンテナ間隔は自由であるが、各アンテナはさまざまな形態のものが混在してもよい。たとえば、近接型のアンテナと遠隔型のアンテナであってもよい。また半導体チップの形状や機能も混在して差し支えない。フィルム基板には、補強メタルがあらかじめうめられていてもよい。またスプロケットや位置を示すマーカなどが印刷してあり、シンクロをとることに活用することが行われる。

【0016】(実施例3)図3は本発明の別の実施例を示している。図3の(a)はフィルム基板23を示す断面図である。図3(b)はつづけて、フィルム基板にアンテナを印刷した工程の直後の断面図を示している。具体的厚さとして、フィルム基板が10ミクロン、アンテナの厚さが10ミクロンなどが考えられる。図3(c)はアンテナの上に接着剤を塗った直後の工程の断面図を示している。図3(d)は続けて、半導体チップ12の上の表面電極32をもつものをフェースダウンで位置合わせして搭載した直後の工程の断面図を示している。図3(e)は続けてカッターによって所定のサイズにカットすることによりアンテナと半導体チップが取り出されることを示す工程の断面図を示している。図3(f)は取り出された認識デバイスをしめしており、インレットといわれる。このインレットはさまざまな物品や紙、フィルムなどの媒体に付着される。インレットの形態をとることによって、薄く小さな半導体チップのものを直接出荷することが避けられることと、アンテナ付きの状態での試験が可能となるので、電氣的、機械的品質の保証がしやすくなる。またカットされる工程を対象物に付着される直前までのばすことが可能となるので、さらに取り扱いが容易となる。アンテナの形状および色彩も、小さくまた透明状にすれば媒体の中に封入されてもステルス性をますことが可能となり、セキュリティ面、使用面、デザイン面での利用価値を高めることが可能となる。

【0017】(実施例4)図4は本発明の別の実施例である。図4(a)は表面デバイス42とシリコン基板42を持つ半導体ウエハの断面図を示している。図4(b)は図4(a)のウエハ表面に異方導電性接着剤を付着した工程の直後の断面図を示している。図4(c)は分離溝44を形成して分離した接着剤45を形成した工程の直後の断面図を示している。分離溝は半導体チップの分離ラインにそって形成される。半導体ウエハは特にシリコンオンインシュレータウエハを使用すれば薄型化が自己整合のみ行われるので、均一に薄くすることが可能となる。異方導電性接着剤はシート状のものを貼り付けるこたや、スピン塗布やキャスト法による流し込みやトランスファモールドなどを行うことによって形成される。溝付けはウエットエッチングまたはドライエッチングによって形成される。ドライエッチングの場合はサイドエッチングの少ない方法によって、薄型の半導体チップサ

イズと合わせることが可能となりやすくまた。溝幅を小さくして経済性を高めることが可能となる。ここでは、樹脂がエッチングで分離される例を示したが、ウエハ上にスクリーン印刷により接着剤を印刷することも可能である。

【0018】(実施例5)図5は本発明の別の実施例である。図5(a)はシリコン基板41に形成された表面デバイス41と分離された接着剤45をもつウエハが粘着層52をもつテープ53にフェースダウンで接着されている状態を示す断面図である。図5(b)は続けて、シリコン基板42が除去された工程の直後を湿す断面図である。図5(c)は続けて表面デバイス分離溝51が形成されて半導体チップ54として分離されていることを湿す断面図である。シリコン基板はシリコンエッチ液たとえば、水酸化カリウムやヒドラジンやアンモニアなどによってエッチングされて、シリコンオンインシュレータウエハであれば、内層のシリコン酸化膜がエッチングストップパとなってエッチングをとめることが可能となり、高価な装置を必要としないで均一に薄くすることが可能となる。表面デバイス分離溝51は表面デバイス41の裏面からホトレジストを塗布して分離部分をマスクによって露光現像して窓あけし、ドライエッチングまたはウエットエッチングでエッチングで溝を形成する。ドライエッチングで特にアスペクト比のよいエッチングを行えば溝幅を小さく押さえることが可能となって半導体チップの取得数を増加させ、経済性を増すことが可能となる。

【0019】(実施例6)図7は本発明の別の実施例を示している。図7(a)は半導体チップを2枚の基板で挟み込んだ状態を示す断面図である。上側第1電極71はチップ裏面酸化膜72があることによってショート防止をはかり、上側シート73には別の上側第2電極74があって、同様にショート防止される。次に、下側第1電極はチップ第1電極76と接続され、チップ12は下側シート78にある電極と導電粒子79によって接続される。チップ第2電極79aと下側第2電極79bも同様に導電粒子によって接続される。導電粒子は接着樹脂79cの中に分散して存在する。図7(b)は半導体チップを2枚の基板で挟み込んだ状態を示す別の断面図である。上側第1電極71は上側シート73にあってまた別の上側第2電極74がある。次に、下側第1電極はチップ第1電極76と接続され、チップ12は下側シート78にある電極と導電粒子79によって接続される。チップ第2電極79aと下側第2電極79bも同様に導電粒子によって接続される。導電粒子は接着樹脂79cの中に分散して存在する。ここで、上側第1電極と下側第1電極はチップ第1電極に対応するようにし、また上側第2電極と下側第2電極はチップ第2電極に対応する。このようにすると、チップが上下反転しても、基板上の電極に接続出来る。ここでは薄型チップによる実施例を

強調してのべているが、従来の100ミクロン以上の厚いチップにおいても、同様の扱いが可能となる。このときは、チップを単体として扱いパッチ式に組み立てることにより経済性を確保することが可能となる。

【0020】ここで、アンテナが上下に存在することに関しては、他方をグランドと扱う処理を行えば分布定数回路を形成し、効率よくエネルギーと信号を伝達することが可能となる。これは、コンデンサカップリングにより、2.45GHzの高周波帯で可能となる。また13.56MHzの低周波帯では、波長がアンテナに対して長いので、共振効率に対して副作用は少ない。

【0021】(実施例7)図8は本発明の別の実施例を示している。本図面は図7の工程の平面図を示している。この図では上側第1電極71と下側第1電極75は重なって表現され同様に、上側第2電極74と下側第1電極79bは重なって表現されている。上側第1電極と上側第2電極、また下側第1電極と下側第2電極、またチップ12上のチップ第1電極76とチップ第2電極79aはそれぞれ左右対称に形成されている。少なくとも、チップが上下反転、平面回転しても確実に基板電極と接続することが可能な配置になるようにチップ上の電極や基板上の電極が配置される。チップ上のアンテナは極性が逆であってもチップ上の回路が動作する配置に設定される。薄型半導体チップの位置を設定しないで実装することが可能である。すなわち、基板の電極が上下両方にあるので、チップの裏表に関係なく接続することが可能となり、量産に適している。また、チップが回転しても接続が可能となり、チップを位置決めすることなく接続することが可能となる。

【0022】(実施例8)図9は本発明の別の実施例である。図9の(a)は薄型のチップ12に接着樹脂79cが付着されて強度強化されている状態を示す断面図である。薄型チップ12の表面にはチップ第1電極76とチップ第2電極79aがあって、また、接着樹脂79cの中には導電粒子79が分散している。接着樹脂は熱可塑性または熱硬化性である。図9の(b)は続けて、図9の(a)のものを2枚のフィルム基板で挟んだ断面構造を示している。これは上下のフィルム基板についた電極とチップ上の電極を位置合わせしている。この状態から加熱加圧することによって接着樹脂が溶けて硬化すれば、図7の(b)のような断面図となって下の基板の電極と一括で接続する。このように、薄型チップがあらかじめ接続樹脂に付着されているため強度の確保ができて、個別にハンドリングするよりも、まとめて取り扱うことが可能となる。また、基板との合わせもチップ上下、回転を気にすることなく搭載可能となって、実装装置の簡略化をおこない、経済的な製造が可能となる。

【0023】(実施例9)図10は本発明の別の実施例を示している。符号73、76、74、12、75、78についてはいままでの説明とおなじである。この図では

さらに裏面電極101があって、チップ裏面から電極を取り出して、アンテナと接続する。このようにすると、チップが表裏逆転しても、アンテナと接続することが可能となる。

【0024】(実施例10)図11は本発明の別の実施例を示している。この図では電極部の一部の構成を示している。図11(a)では酸化膜115が電極76の上に形成され、接着剤111によってアンテナ74に接着されている。図11(b)はチップ内のフロントエンド回路を示している。コンデンサ112は図11(a)の電極とアンテナ間で形成される。整流ダイオード113と入力ダイオード114によって整流された倍圧電圧が出力に発生する。

【0025】

【発明の効果】薄型半導体チップの組み立てでは図6に示すように薄型チップのハンドリングと位置合わせのためにテープに付着された状態で行われるのが従来例であった。これは薄型半導体チップを分離すると、チップの表裏がばらばらとなり組み立て上困難となるためと、薄いためにチップ損傷による歩留まり低下が発生するためである。本発明により従来での工程低減と、付帯装置設備の低減を行うことが可能となった。

【図面の簡単な説明】

【図1】本発明の第1の実施例を説明するための図である。

【図2】本発明の第2の実施例を説明するための図である。

【図3】本発明の第3の実施例を説明するための図である。

【図4】本発明の第4の実施例を説明するための図である。

【図5】本発明の第5の実施例を説明するための図である。

【図6】従来例を説明するための図である。

【図7】本発明の第6の実施例を説明するための図である。

【図8】本発明の第7の実施例を説明するための図である。

【図9】本発明の第8の実施例を説明するための図である。

【図10】本発明の第9の実施例を説明するための図である。

【図11】本発明の第10の実施例を説明するための図である。

【符号の説明】

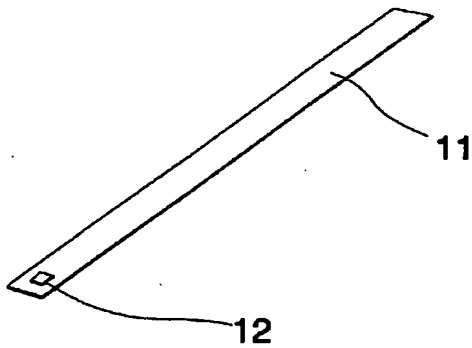
- 11…アンテナ
- 12…半導体チップ
- 21…第1のロール
- 22…第2のロール
- 23…フィルム基板

31…接着剤
 32…表面電極
 33…カッター
 34…インレット
 41…表面デバイス
 42…シリコン基板
 43…異方導電性接着剤
 44…分離溝
 45…分離した接着剤
 51…表面デバイス分離溝
 52…粘着層
 53…テープ
 54…半導体チップ
 61…紫外線
 62…粘着層
 63…テープ
 64…加熱ヘッド

71…上側第1電極
 72…チップ裏面酸化膜
 73…上側シート
 74…上側第2電極
 75…下側第1電極
 76…チップ第1電極
 78…下側シート
 79…導電粒子
 79a…チップ第2電極
 79b…下側第2電極
 79c…接着樹脂
 101…裏面電極
 111…接着剤
 112…入力コンデンサ
 113…整流ダイオード
 114…入力ダイオード
 115…酸化膜。

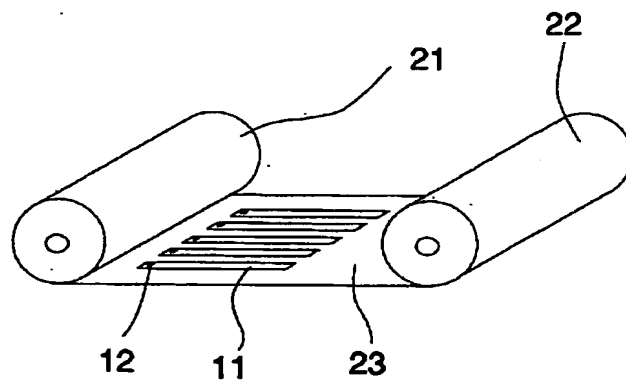
【図1】

図1



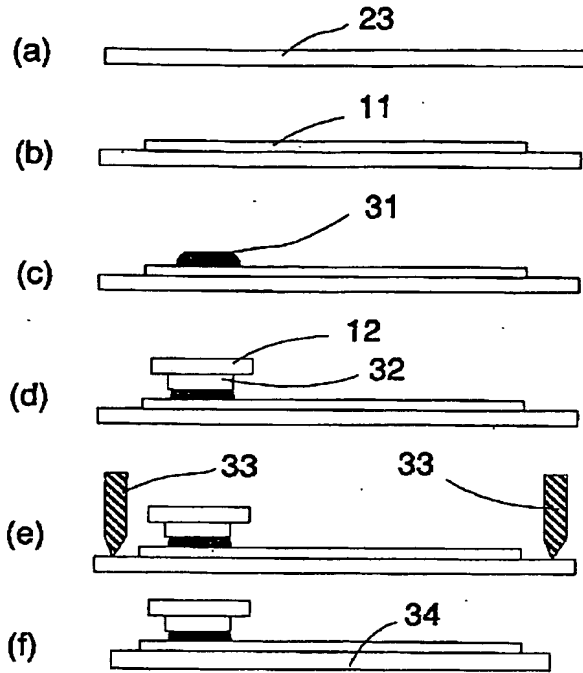
【図2】

図2



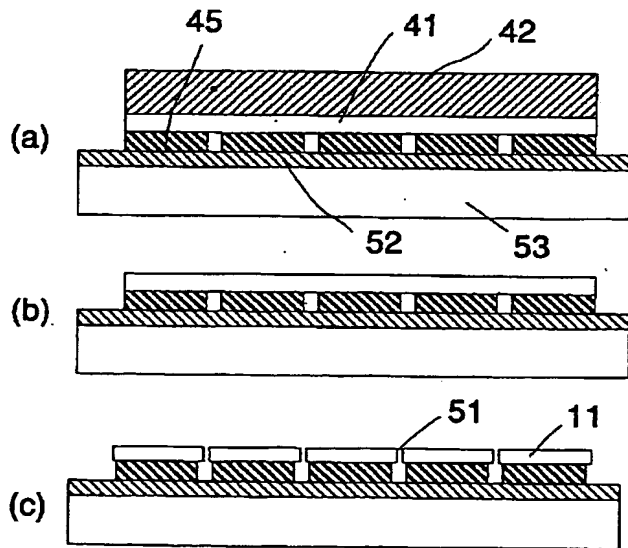
【図 3】

図 3



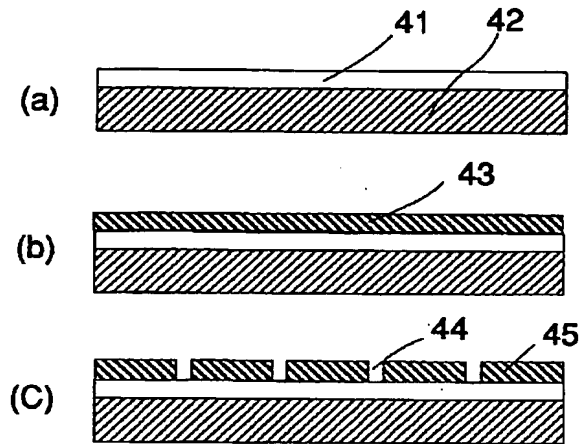
【図 5】

図 5



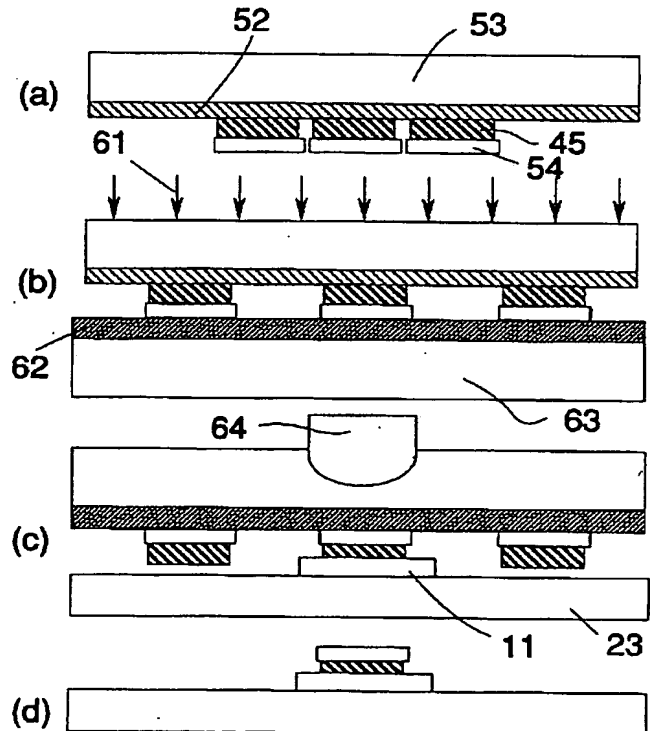
【図 4】

図 4



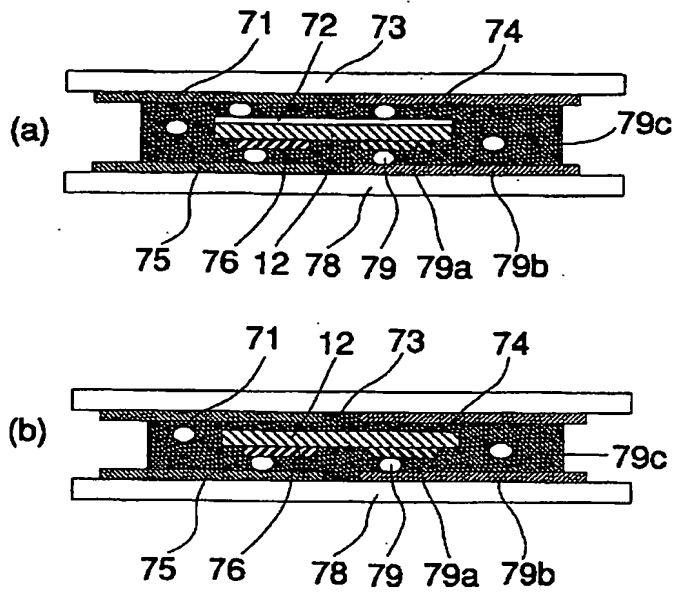
【図 6】

図 6



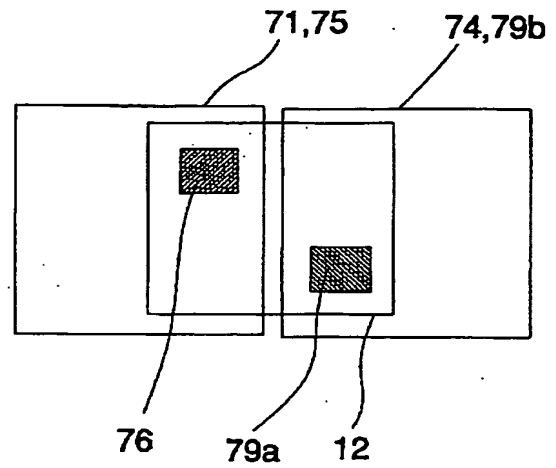
【図7】

図7



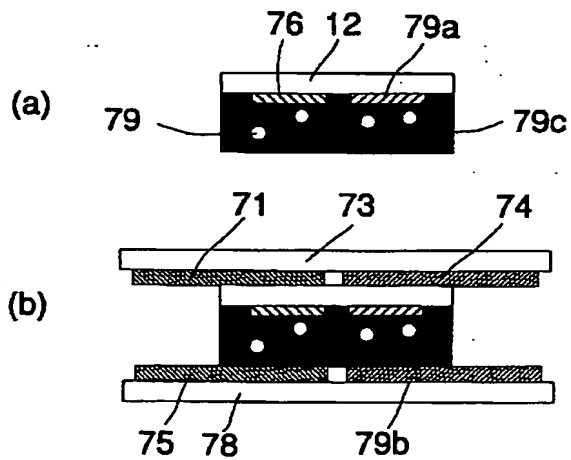
【図8】

図8



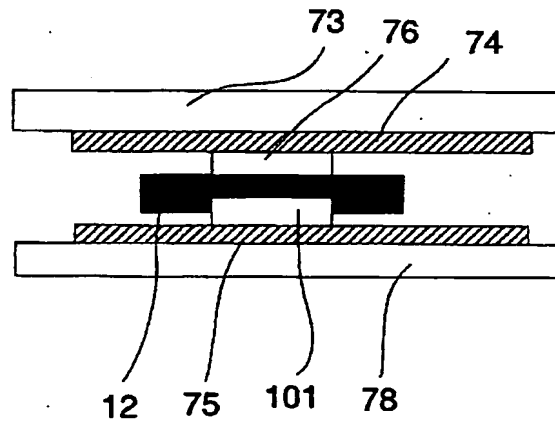
【図9】

図9



【図10】

図10



【図11】

図11

